



Potencjometr elektroniczny

Sterowany cyfrowo układ scalony Xicor E²POT stanowi ergonomiczną i trwałą alternatywę potencjometrów mechanicznych. Układy z serii X9CNME mają 7-bitowy licznik z odwracalnym kierunkiem zliczania i dekoderni załączającym jeden ze 100 przełączników analogowych.

Wyjścia przełączników analogowych pełnią funkcję suwaka potencjometru, natomiast wejścia są połączone z dzielnikiem napięcia złożonym z 99 jednakowych rezystorów. Stan licznika może być zapisany w nieulotnej pamięci EEPROM, by mógł posłużyć jako wartość początkowa przy kolejnym włączeniu.

Układy serii X9CMM są przeznaczone do pracy przy napięciu zasilania 5V. Napięcie na dzielniku rezystywnym nie może przekraczać 10V (tylko 4V w przypadku X9102). Rezystancja włączonego przełącznika analogowego wynosi około 40Q, tak że prąd suwaka jest ograniczony do ImA.

Układy scalone E²OT mają trzy wejścia sterowania cyfrowego. Poziom na U/D określa czy tylne zbocze na wejściu zegarowym INC\ zmniejsza czy zwiększa zawartość licznika. Zliczanie jest możliwe tylko wtedy, gdy poziom napięcia na wejściu wyboru układu CS\ jest niski. Przednie zbocze na CS\ powoduje, że stan licznika jest zapisywany, jeśli poziom napięcia INC\ jest wysoki. Gdy poziom CS\ jest wysoki, układ znajduje się w stanie oczekiwania.

Schemat elektryczny przedstawia kompletny potencjometr cyfrowy w oparciu o układ typu X9CMME. Jest on wyposażony w dwa wyłączniki sterujące S1 i S2 oraz wskaźnik optyczny i ma możliwość zmiany częstotliwości generatora zegarowego.

Gdy wyłączniki S1 i S2 są otwarte, rezystory R8 i R9 utrzymują na wejściach bramki NAND IC2d, jak również na wejściu U/D IC1 poziom napięcia wysoki. Poziom niski na wyjściu IC2d blokuje generator zegarowy IC2a. W stanie spoczynkowym kondensator C1 określający częstotliwość generatora jest rozładowywany.

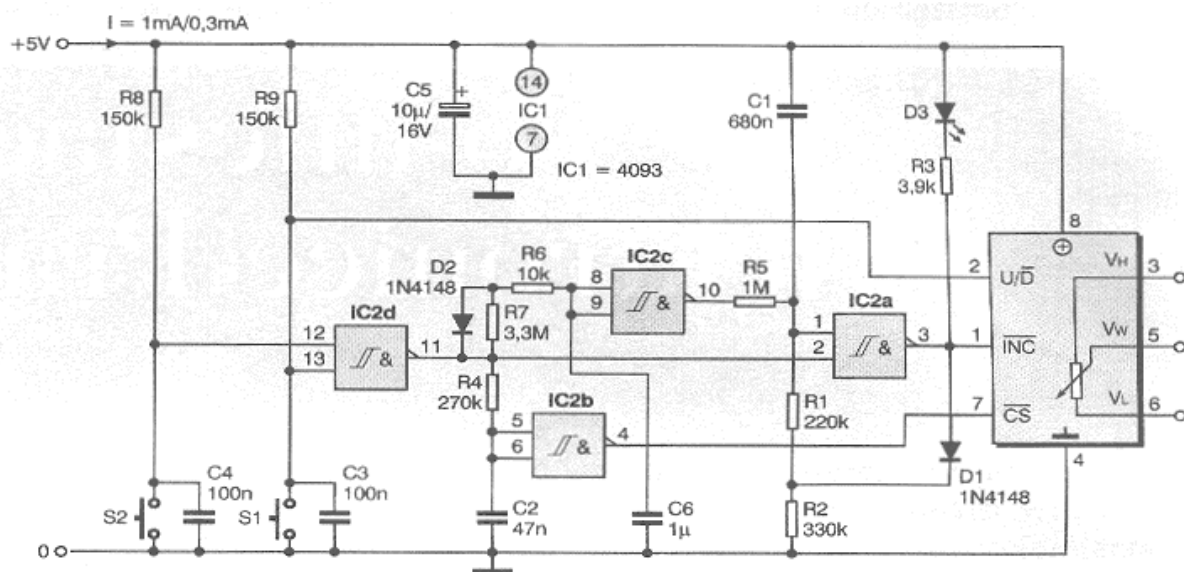
Gdy jeden z wyłączników zostanie zwarty (S1 pewnie, S2 delikatnie), wyjście IC2d zmieni stan tak, że generator zegarowy i IC1 (poprzez IC2b) zostaną uaktywnione. Wtedy kondensator C1 jest ładowany poprzez R1 i R2 dopóki poziom wejściowy IC2a nie zmieni się na niski. Wówczas wyjście bramki połączone z wejściem zegarowym IC1 zmieni stan (z niskiego na wysoki). Gdy to nastąpi, kondensator C1 będzie rozładowywany poprzez R1 i D1 aż zostanie osiągnięty górny poziom przełączania IC2a. Następnie bramka ponownie zmieni stan i cały cykl opisany powyżej powtórzy się.

Sygnał zegara powoduje migotanie diody przez D3. Gdy poziom wyjścia IC2c jest wysoki, bramka ta przewodzi część prądu ładującego C1, co powoduje, że częstotliwość zegara na INC\ jest względnie mała.

Jednocześnie z wyzwoleniem generatora zaczyna się stopniowe ładowanie C6 (poprzez R6 i R7), aż IC2c zmieni stan (z wysokiego na niski). Teraz układ IC2c ma swój udział w prądzie ładującym C1, przy czym częstotliwość zegara rośnie: w prototypie częstotliwość w ciągu czterech sekund wzrosła z 1,3Hz do 3,1Hz.

Gdy przyciski wyłączników zostaną zwolnione, generator zegarowy się zatrzyma. Jednocześnie C6 rozładowuje się gwałtownie poprzez R6 i D2, tak że gdy przyciski zostaną zwarte ponownie, częstotliwość znowu będzie mała.

Opóźnienie wyłączenia, wynikające z wartości elementów R4, C2 umożliwia wewnętrznym układom logicznym zapisanie bieżącego stanu licznika. Układ pobiera prąd o wartości 0,3..1,0mA.



Elektronika Praktyczna